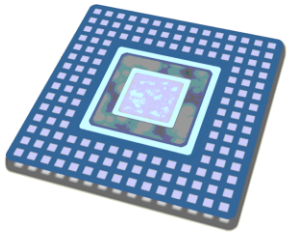


Departamento de
Arquitectura y
Tecnología de Computadores
UNIVERSIDAD DE SEVILLA

Tema 2: Jerarquía de Memoria

2ª parte – Memoria Virtual

Arquitectura de Computadores

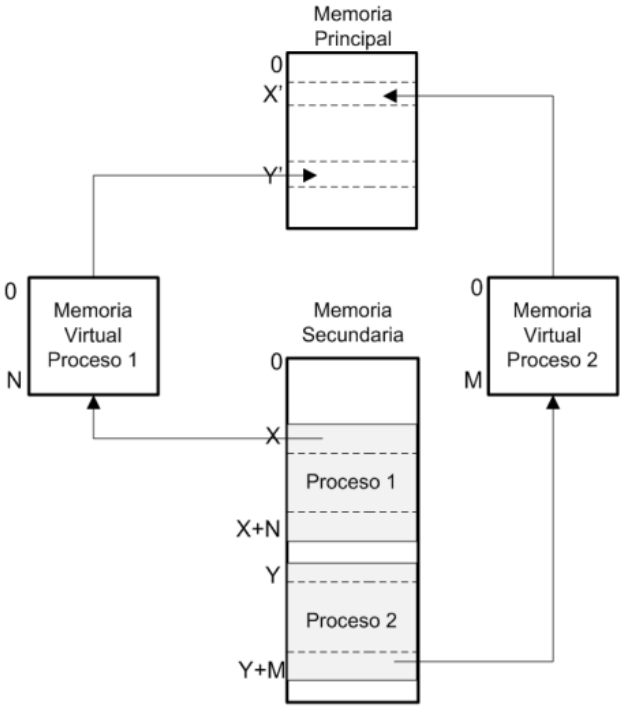
Grado en Ingeniería Informática

Memoria virtual. ¿Qué es?

- Técnica que permite gestionar las transferencias de información entre la **memoria principal** como nivel superior y **memoria secundaria** como nivel inferior.
  - La memoria secundaria es una memoria más grande y, por tanto, más lenta que la memoria principal (siguiendo los principios de la jerarquía de memoria).
  - Normalmente se ubica en una parte del disco duro y recibe el nombre de archivo de paginación, partición swap, … (según el sistema operativo).
- **Objetivos principales:**
  - Permitir a los programas usar más memoria de la disponible físicamente.
  - Proporciona mecanismos de protección para impedir el acceso al espacio de memoria ajeno (sistemas multitarea).
    - Además, permite compartir una misma memoria física entre diferentes procesos con su propio espacio de direcciones.

Memoria virtual. Funcionamiento básico

- Para ejecutar un programa es necesario que esté cargado en MP.
  - PERO, sólo aquellas partes que están en ejecución del **mismo modo que una *caché* sólo contiene la parte activa de un programa**.
- Los programas están cargados en MS y se van cargando a MP las partes que van a ser ejecutadas y descargando las que dejan de estar en uso.
- La MV crea un espacio de direcciones propio para cada proceso (como si cada proceso fuese el único en el sistema) y traduce las direcciones que genera el proceso desde su espacio de direcciones a la dirección de memoria donde se encuentra cargado ese fragmento.



Memoria virtual. Conceptos Básicos

- **Niveles de la jerarquía gestionados por la memoria virtual**: Memoria principal y secundaria
- **Página/Marco** (*page*) o **segmento** (*segment*): en los términos definidos para la jerarquía de memoria es el bloque de información que interviene en los intercambios entre MP y MS
- **Fallo de página** (*page fault*) o **de dirección** (*address fault*): en los términos definidos para la jerarquía de memoria es un fallo
- **Direcciones virtuales**: direcciones que genera cada proceso que se ejecuta.
- **Direcciones físicas**: direcciones que atacan a la memoria física (MP o MS)
- **Correspondencia de memoria** (*memory mapping*) o **traducción de direcciones** (address translation): proceso (software/hardware) que traduce las direcciones virtuales a direcciones físicas

Memoria virtual. Paginación vs Segmentación

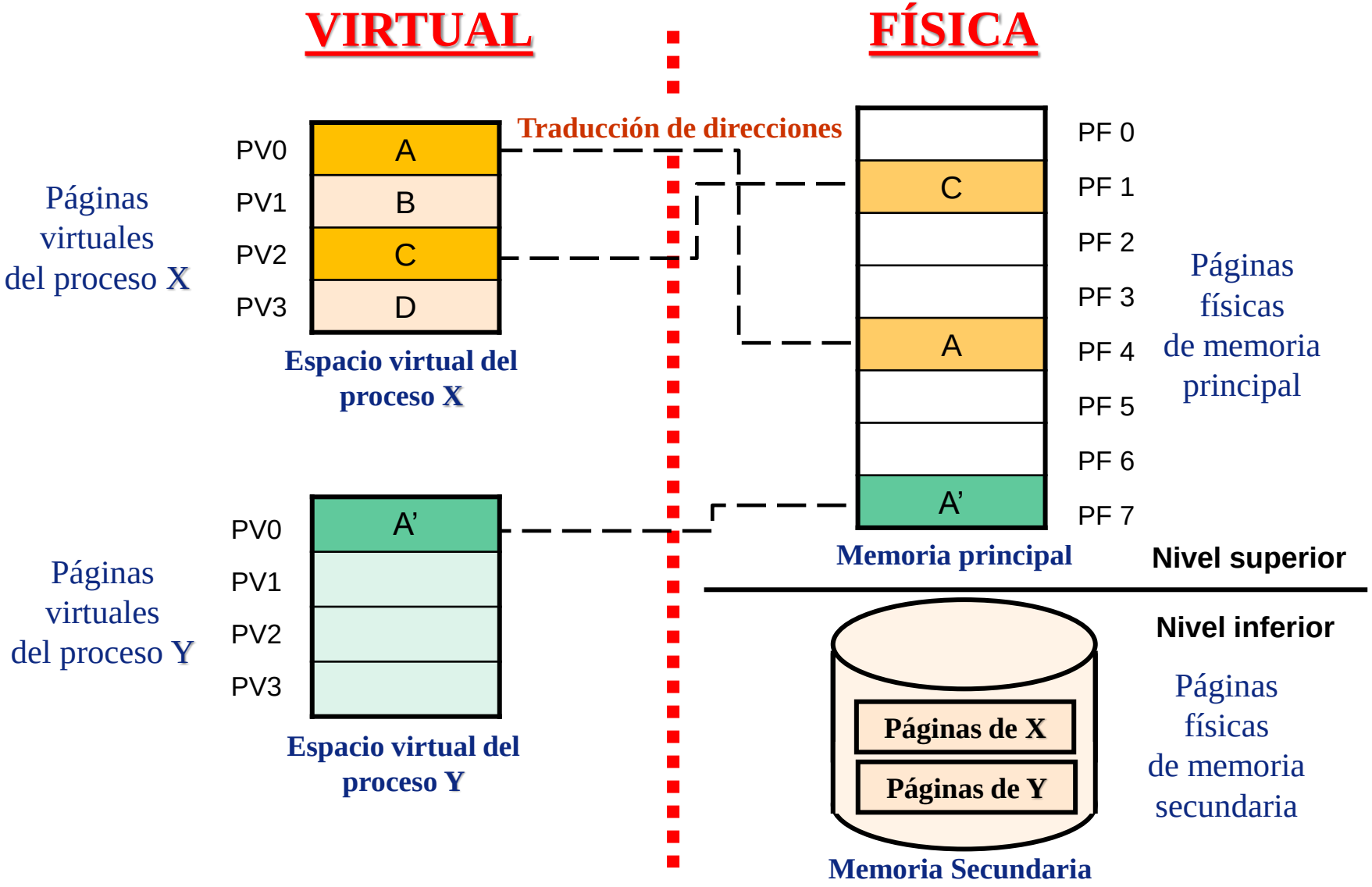
- En los sistemas de memoria virtual los bloques de información pueden ser:
  - de tamaño fijo: **Página** (ligado al hardware)
  - de tamaño variable: **Segmento** (ligado al proceso)
- Cuando el bloque es de tamaño fijo se habla de **paginación** y cuando es variable de **segmentación**
- Lo más habitual es utilizar la paginación pues es más sencilla de implementar (direccionamiento, política de reemplazo, etc.)
- Hay soluciones híbridas: **segmentación paginada** en la que un segmento es un número entero de páginas (la política de reemplazo es más sencilla, pues no se necesita que la memoria sea contigua ni que los segmentos completos estén en memoria principal)

Nos centraremos únicamente en paginación

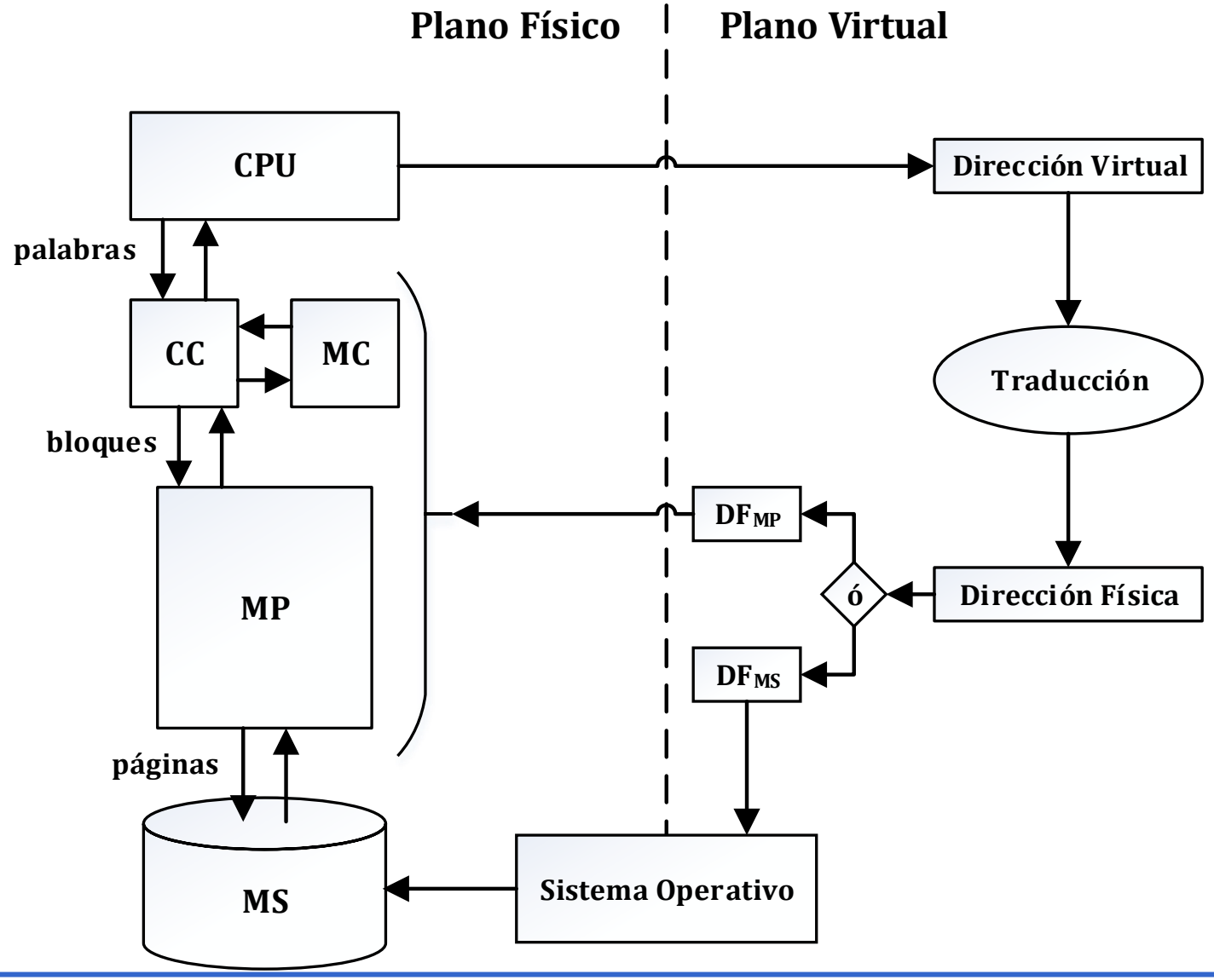
Memoria virtual. Visión General (I)

- Cada proceso tiene un espacio de direcciones propio (**espacio o memoria virtual** del proceso) que puede ser mayor incluso que la Memoria Principal.
  - Puesto que el procesador ejecuta instrucciones de un proceso que posee un espacio de direcciones virtual (direcciona una memoria virtual), se dice que el procesador genera direcciones virtuales.
- El espacio virtual de cada proceso se divide en páginas virtuales y la memoria principal y secundaria en páginas físicas.
- Las direcciones virtuales son traducidas en direcciones físicas para su acceso a memoria principal a través de un mecanismo de traducción (que ha de ser diferente por cada proceso).
- Las páginas pueden estar o no en memoria principal (se ubican en marcos) aunque siempre en memoria secundaria (nivel inferior)
  - En realidad sólo se utiliza una pequeña parte de la memoria secundaria para la jerarquía, el resto pertenece al sistema de ficheros.

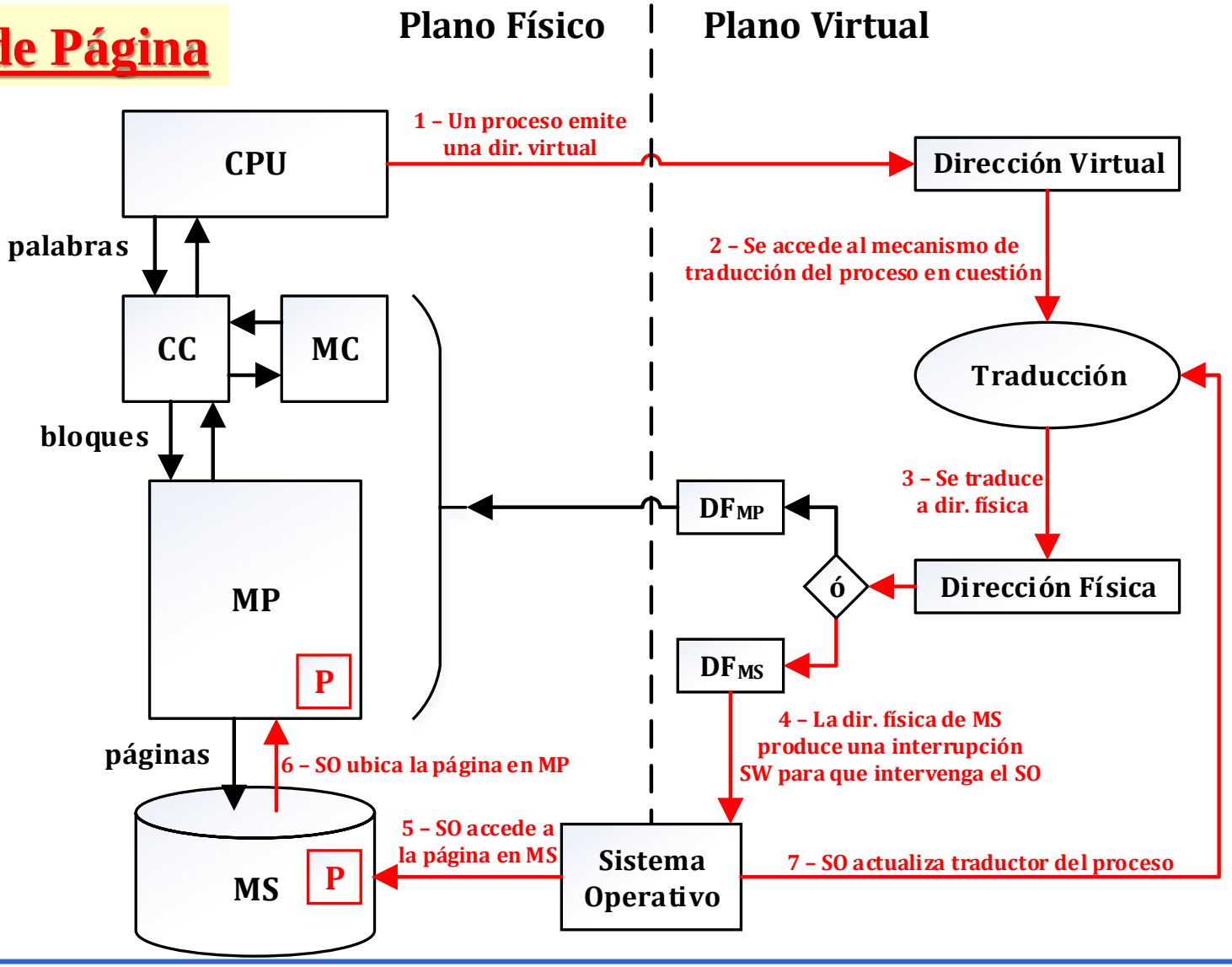
Memoria virtual. Visión General (II)



Memoria virtual. Visión General (III)

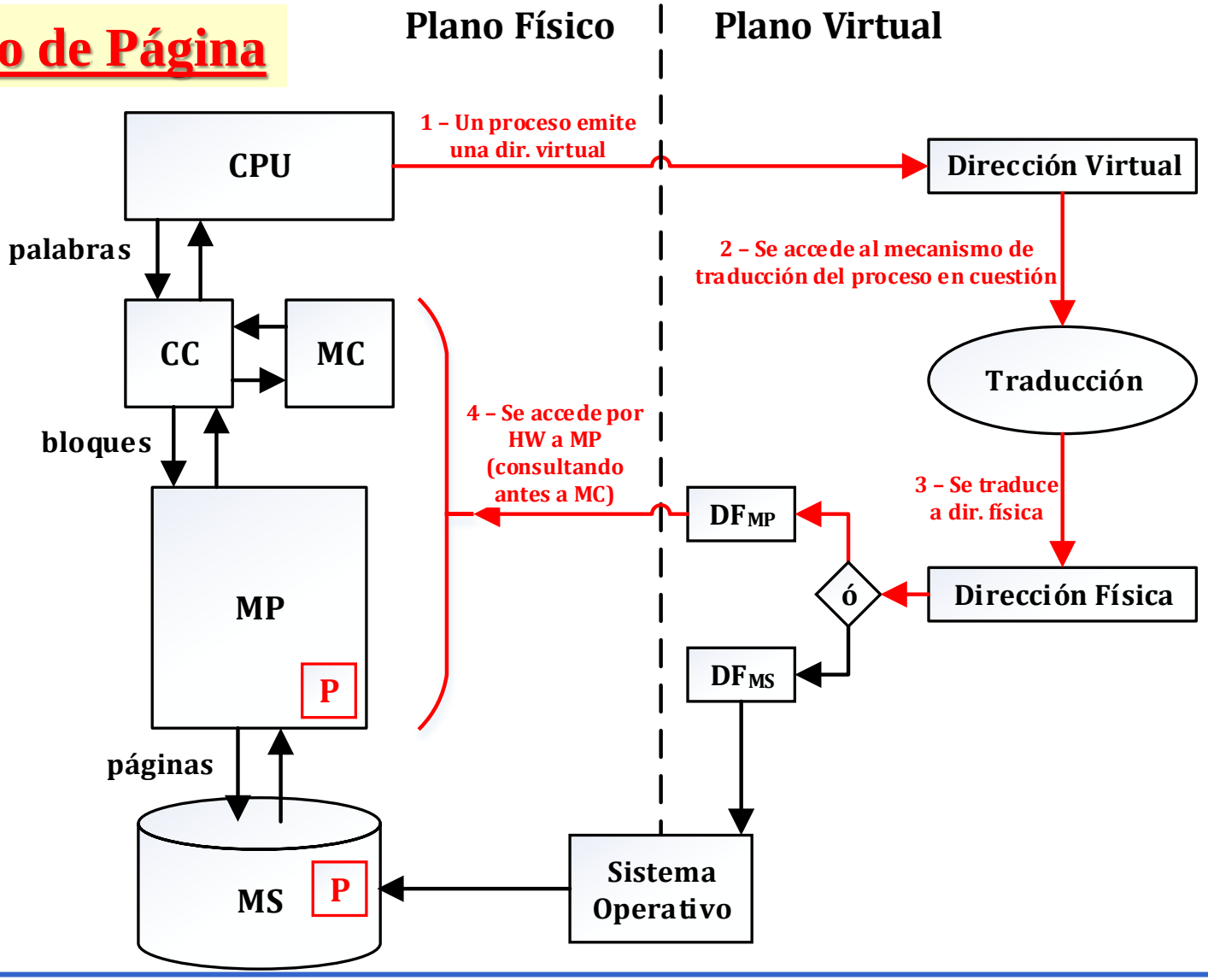


Fallo de Página



Memoria virtual. VG (V) – Traducción de MP

Acierto de Página



Memoria virtual. Ubicación de bloque

- ***¿Dónde puede ubicarse un bloque en memoria principal?***
  - Los sistemas operativos permiten que los bloques se coloquen en cualquier parte de la memoria principal (**totalmente asociativa**)
  - Al ser muy alta la penalización por fallo en la memoria virtual, los diseñadores de S.O. optan por reducir la frecuencia de fallos en vez de utilizar un algoritmo de ubicación más sencillo (política de ubicación por software)

Memoria virtual. Identificación de bloque (I)

- ***¿Cómo se encuentra un bloque si está en memoria principal?***
  - La dirección virtual se descompone en dos campos:

Dirección virtual	
Número de página **virtual** (**NPV**)	Desplazamiento de página (**DP**)

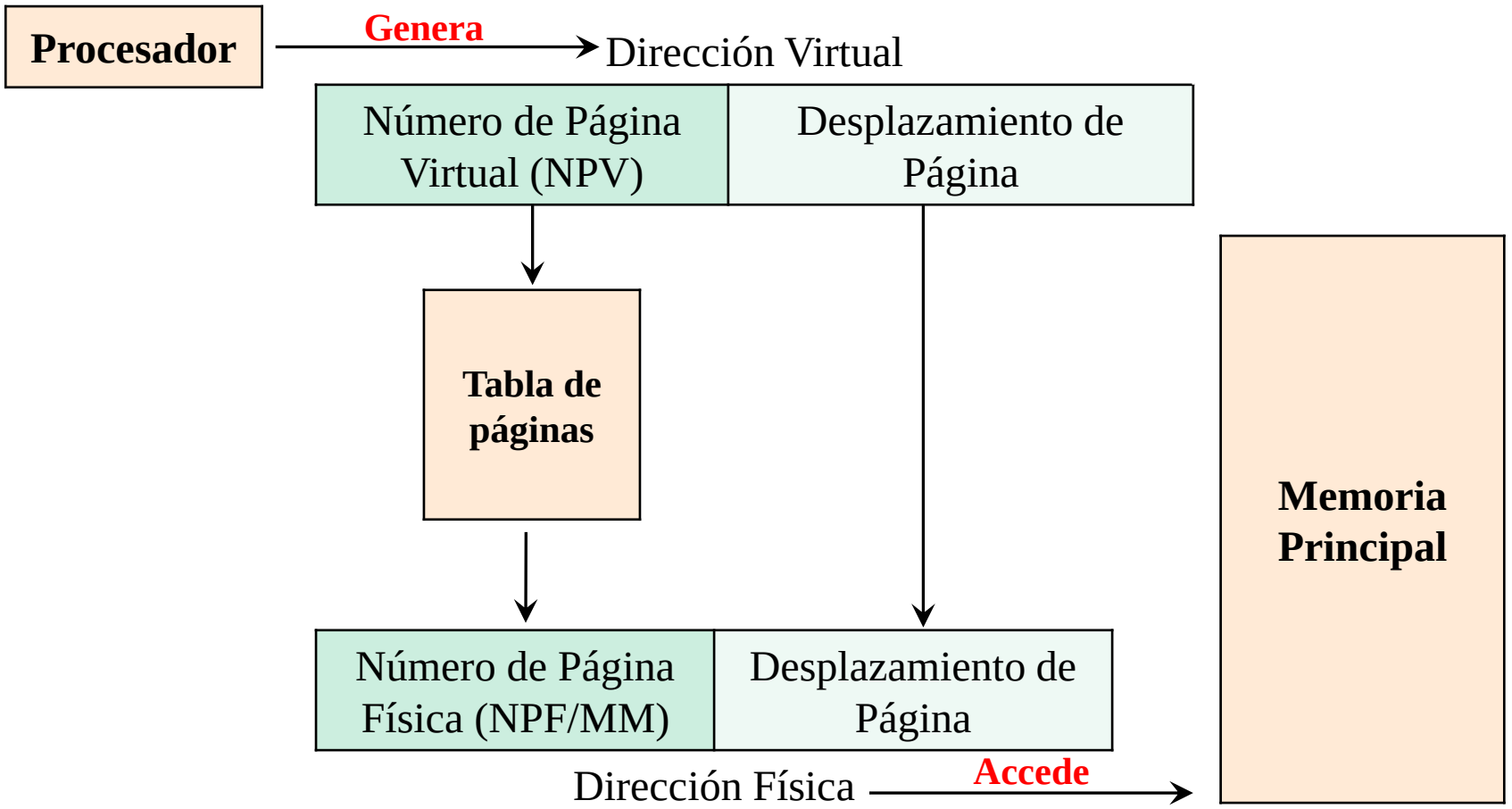
    - **NPV** identifica la página a la que pertenece la dirección virtual.
    - **DP** referencia el byte/palabra dentro de la página virtual.
  - Igualmente, la dirección física está formada por dos campos:

Dirección física	
Número de página **física** (**NPF/MM**)	Desplazamiento de página (**DP**)

    - En la traducción de la dirección virtual a física…
      - NPF se obtiene de NPV mediante una estructura de datos (**tabla de páginas**) indexada por el NPV y que contiene todas las NPF/MM.
      - DP se toma directamente de la dirección virtual (no requiere traducción)

Memoria virtual. Identificación de bloque (II)

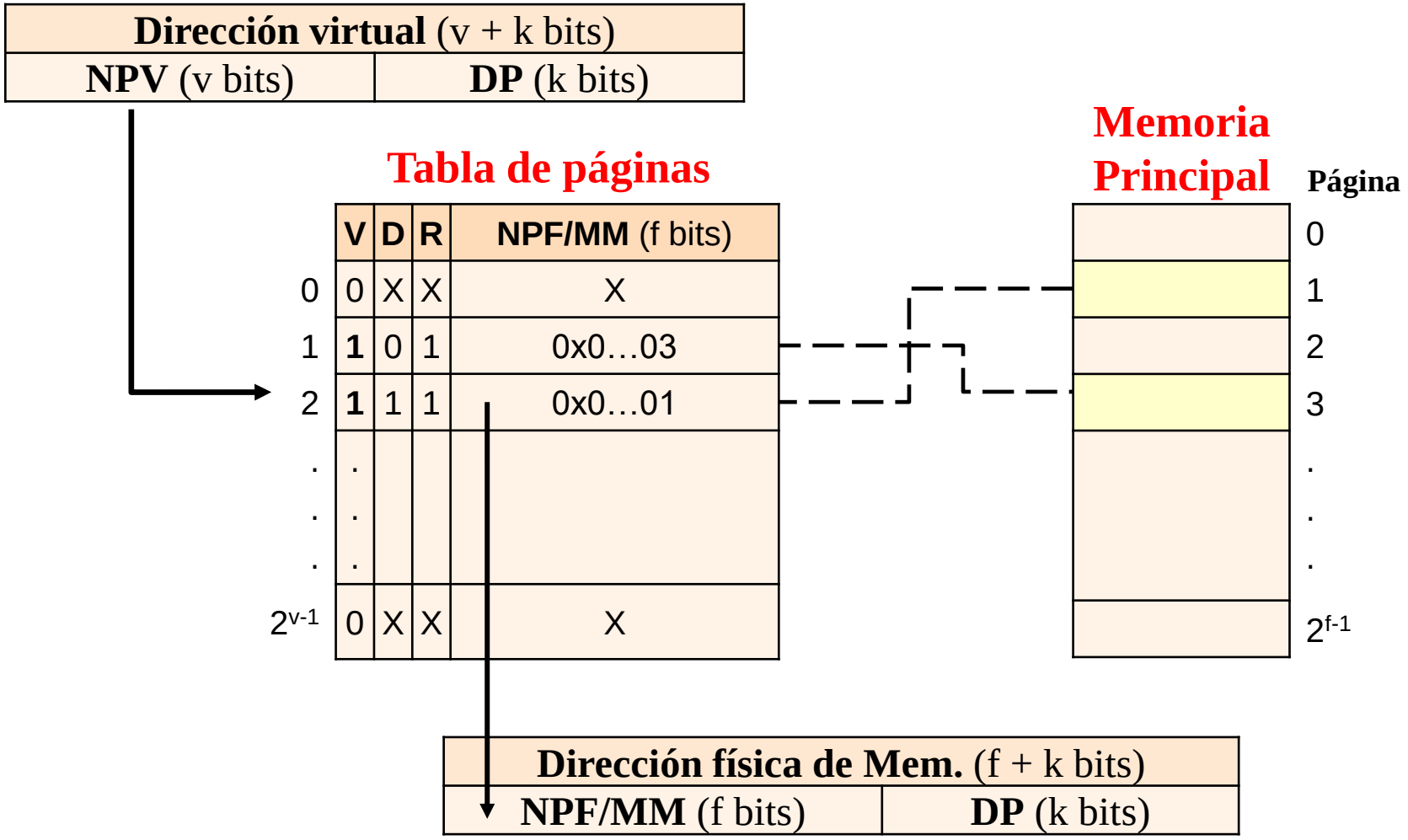
- **Correspondencia entre dirección virtual y física**



Memoria virtual. Tabla de páginas (I)

- Al estar indexada por el NPV, es una estructura de datos con tantas entradas como páginas virtuales. Cada entrada contiene:
  - **Bit de válido**: especifica si la página física que corresponde a la página virtual de dicha entrada se encuentra en memoria principal (1) produciéndose así un acierto de página, o si **no** está cargada (0) provocando un fallo de página (no todas las páginas tienen porqué estar cargadas).
  - **Bit de referencia:** utilizado en la política de reemplazo de la página.
  - **Bit de sucio:** utilizado en las políticas de escritura.
  - **NPF/MM:** si el bit de válido está a 1, este campo indicará el marco de memoria principal donde se encuentra la página solicitada.
  - Puede haber otros bits, por ejemplo de permisos de lectura/escritura…
- Las tablas de páginas suelen ser tan grandes que se guardan en **memoria principal** y, con frecuencia, paginadas ellas mismas: requiere un acceso a memoria para obtener la dirección física y otro para el dato.
- **Optimización de la tabla de páginas:** Jerarquía de tablas de página, técnicas *hashing* (tablas de páginas invertidas) y Buffer de Traducción Anticipada (TLB)

Memoria virtual. Tabla de páginas (II)



- Por ejemplo, la página virtual 2 se traduce en la página física 1

Memoria virtual. Reemplazo de bloque

- Debido al elevado tiempo de acceso a memoria secundaria (*véase transparencia 9*), es importante minimizar los accesos al nivel inferior para que no afecte al rendimiento. Por ello, en memoria virtual se emplea una **aproximación a LRU** (sustituir la página que menos recientemente ha sido usada).
  - Muchos sistemas utilizan pseudo-LRU basado en un **bit de referencia** (o bit de uso) para cada entrada de la tabla:
    - Por hardware, se pone el bit de referencia a 1 cada vez que se accede a la entrada de la página.
    - El sistema operativo registra periódicamente los bits de referencia y después los desactiva.
    - En caso de reemplazo, el sistema operativo puede elegir una página de las no accedidas en el último periodo (una con bit de referencia a 0) gracias a este registro periódico.
- El reemplazo en memoria virtual está controlado principalmente por el sistema operativo (a diferencia de memoria caché que lo realiza un hardware específico)

Memoria virtual. Política de escritura

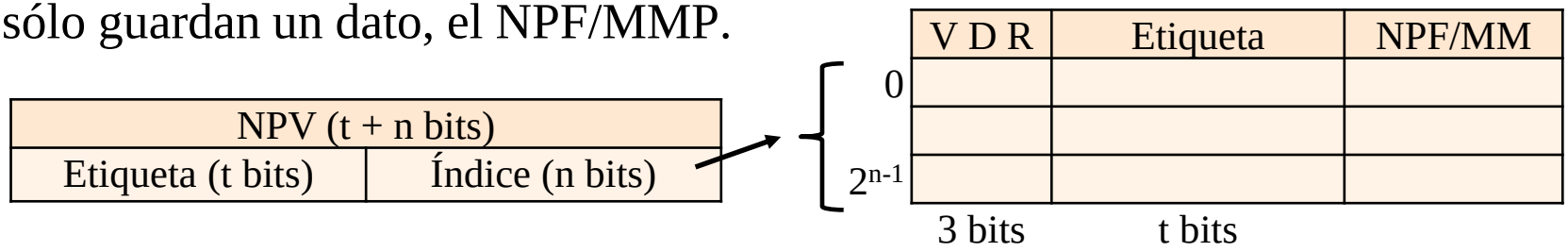
- ***¿Qué ocurre en una escritura?***
  - El elevado tiempo de acceso a memoria secundaria exige que la política de escritura utilizada sea siempre CB-WA (Copy-Back Write-Allocate, post-escritura con ubicación en escritura)
  - Como es habitual en CB-WA, cada entrada de la tabla requiere un **bit de sucio** (o bit de modificado) que identifique las páginas que han sido alteradas en memoria principal y que precisarán ser actualizadas en memoria secundaria cuando sean reemplazadas.

Memoria virtual. Ciclo de vida de un proceso

- Cuando se crea un proceso, se carga en memoria secundaria todas sus páginas y se crea su propia tabla de páginas en memoria principal.
- Cuando se va a acceder a una página que no está en memoria principal (fallo de página) se produce una excepción para que el sistema operativo gestione el fallo de página (paginación bajo demanda). En esta situación el sistema operativo se encarga de cargar la página en memoria secundaria y de seleccionar la página de memoria principal a reemplazar si fuese el caso.
  - El intercambio excesivo de páginas, se llama *hiperpaginación* (*thrashing*).
- Cuando el proceso termina, se liberan sus marcos de memoria secundaria, principal y caché.

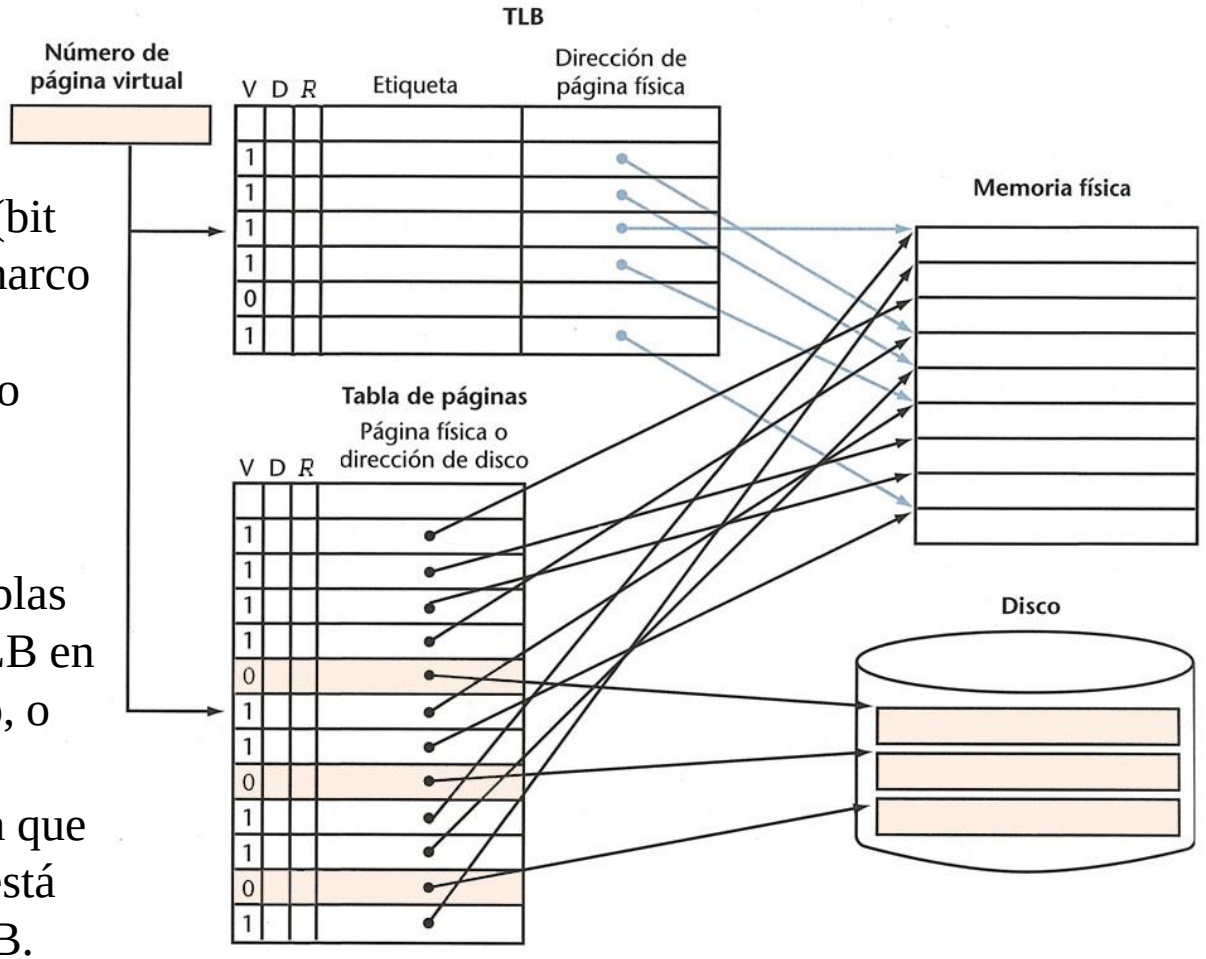
Memoria virtual. Buffer de traducción anticipada o TLB (I)

- Puesto que las tablas de páginas se guardan en memoria principal, el tiempo de acceso es muy elevado aún encontrándose la palabra en caché, pues el acceso a la tabla de páginas para traducir la dirección de página virtual a física requiere leer de memoria principal.
- Para reducir estos accesos a memoria principal se utiliza un **buffer de traducción anticipada** (*translation-lookaside buffer*) o **TLB**.
- Una TLB es una **caché**, habitualmente totalmente asociativa o asociativa por conjuntos, bien unificadas o separadas (datos e instrucciones), que **almacenan las traducciones de la tabla de páginas más utilizadas**.
  - El éxito de la TLB se debe al principio de localidad: Si las referencias tienen localidad entonces la traducción de direcciones también las tendrá.
- La TLB son cachés a las que **se acceden con el NPV** pues a la tabla de páginas se accede con éste y que **no emplean desplazamiento de línea** pues sólo guardan un dato, el NPF/MMP.



Memoria virtual. Buffer de traducción anticipada o TLB (II)

- En cada línea de la TLB, o no contiene información (bit de válido a 0), o indica el marco en el que se encuentra una página en M. principal (pero nunca en M. secundaria).
- Puesto que la TLB es compartida por todas las tablas de páginas, o se borra la TLB en caso de cambio de contexto, o se guarda un descriptor de proceso (PID) en cada línea que identifique el proceso que está utilizando la línea de la TLB.



Memoria virtual. Funcionamiento con TLB